

FACULTAD DE CIENCIAS EXACTAS, INGENIERÍA Y AGRIMENSURA U.N.R.

PROGRAMA SINTÉTICO DE LA ASIGNATURA: Arquitectura del Computador

Código R-222

<p>PLAN DE ESTUDIOS: 2010 CARRERA: Lic. en Cs. de la Computación DEPARTAMENTO: Cs. de la Computación (ECEN) PROFESORES: Dr. Diego Hernán Feroldi Lic. Esteban Nicolás Ruiz</p> <p style="text-align: center;">2011 HASTA AÑO</p> <p style="text-align: center;">TENTATIVO DEFINITIVO DE EXAMEN</p> <p>PROGRAMA</p> <p style="text-align: center;">ANUAL SEMESTRAL CUATRIMESTRAL</p> <p style="text-align: center;">Táchese lo que no corresponda.</p> <p><u>OBSERVACIONES:</u></p>	<p>PRESUPUESTO HORARIO SEMANAL PROMEDIO</p> <table style="width: 100%; border-collapse: collapse;"> <tr> <td style="width: 70%;">TEORÍA:</td> <td style="width: 15%; text-align: center;">3</td> <td style="width: 15%; text-align: center;">1</td> </tr> <tr> <td>PRACTICA:</td> <td style="text-align: center;">1</td> <td style="text-align: center;">2</td> </tr> <tr> <td>LABORATORIO:</td> <td style="text-align: center;">3</td> <td style="text-align: center;">3</td> </tr> <tr> <td>TOTAL ASIGNADO:</td> <td style="text-align: center;">7</td> <td style="text-align: center;">4</td> </tr> <tr> <td></td> <td></td> <td style="text-align: center;">1+2+3</td> </tr> <tr> <td>DEDICACIÓN DEL ALUMNO FUERA DE CLASE:</td> <td style="text-align: center;">6</td> <td style="text-align: center;">5</td> </tr> <tr> <td>PRESUPUESTO TOTAL:</td> <td style="text-align: center;">13</td> <td style="text-align: center;">6</td> </tr> <tr> <td></td> <td></td> <td style="text-align: center;">5+4</td> </tr> <tr> <td>PROGRAMA BASADO EN SEMANAS ÚTILES:</td> <td style="text-align: center;">15</td> <td style="text-align: center;">7</td> </tr> <tr> <td>HORAS TOTALES ASIGNADAS:</td> <td style="text-align: center;">105</td> <td style="text-align: center;">7x4</td> </tr> <tr> <td>HORAS TOTALES PRESUPUESTAS:</td> <td style="text-align: center;">195</td> <td style="text-align: center;">7x6</td> </tr> </table>	TEORÍA:	3	1	PRACTICA:	1	2	LABORATORIO:	3	3	TOTAL ASIGNADO:	7	4			1+2+3	DEDICACIÓN DEL ALUMNO FUERA DE CLASE:	6	5	PRESUPUESTO TOTAL:	13	6			5+4	PROGRAMA BASADO EN SEMANAS ÚTILES:	15	7	HORAS TOTALES ASIGNADAS:	105	7x4	HORAS TOTALES PRESUPUESTAS:	195	7x6
TEORÍA:	3	1																																
PRACTICA:	1	2																																
LABORATORIO:	3	3																																
TOTAL ASIGNADO:	7	4																																
		1+2+3																																
DEDICACIÓN DEL ALUMNO FUERA DE CLASE:	6	5																																
PRESUPUESTO TOTAL:	13	6																																
		5+4																																
PROGRAMA BASADO EN SEMANAS ÚTILES:	15	7																																
HORAS TOTALES ASIGNADAS:	105	7x4																																
HORAS TOTALES PRESUPUESTAS:	195	7x6																																

OBJETIVOS: (qué debe saber el alumno al concluir el curso)

Que el alumno adquiera solvencia en el análisis y síntesis de programas para procesadores CISC y RISC modernos, con vista a la implementación de compiladores.

UBICACIÓN EN LA CARRERA Y CARACTERÍSTICAS GENERALES:

Materia de segundo año, segundo cuatrimestre. Se dan sólidas nociones de assembler de procesadores CISC y RISC y cómo usarlos.

MATERIAS RELACIONADAS:

Previas: R-212 Estructura de Datos y Algoritmos I

Simultáneas recomendadas: - - -

Posteriores: R-323 Comunicaciones, R-412 Sistemas Operativos II

..... Firma Profesor Fecha Aprob. Escuela Fecha
Aprobado en reunión de Consejo Académico de fecha:			

CONTENIDO TEMÁTICO

Ordenar las unidades que integran el curso utilizando codificación decimal.

1. Historia e introducción. Desarrollo del formalismo. Euclides, Al-Kwarismi, G. Boole, D. Hilbert, K. Gödel, A. Turing y la maquina de Turing, A. Church y el lambda-calculo, A. A. Markov y los algoritmos normales. Limitaciones e insuficiencias del formalismo. La computacion como hecho físico. Pascal y Leibniz. Las maquinas de Ch. Babagge. El electromagnetismo: Ampere, Volta, Faraday, Maxwell y Hertz. M. Plank, A. Einstein, N. Bohr y la mecánica cuántica. Nacimiento de la electrónica: Edison y Lee de Forest. La teoría de la información: L. Szilard, L. Brillouin y C. Shannon. Atanassoff y el primer proyecto para una computadora electrónica. Primeras realizaciones: K. Zuse y las Z-1 y Z-2, P. Eckert y Mauchly y la ENIAC, A. Lebedev y las MESM y BESM. El transistor y los circuitos integrados. Hitos arquitecturales: IBM 350, PDP-11, VAX 11, procesadores RISC. Estado actual y posibles desarrollos futuros.
2. Representaciones de datos. El sistema binario. Unidades para representación: byte, word, dword, etc. Números enteros en sistema binario. Complemento a dos y malas interpretaciones. Implementación de operaciones elementales. Operaciones para números de precisión arbitraria. Otras representaciones: sistemas de restos y Teorema Chino del Resto. Bases múltiples. Punto flotante. Norma IEEE754. Implementaciones y precauciones.
3. Instrucciones de procesadores y modos. Programas cableados y almacenados. Instrucciones de maquina. Evolución del diseño y conjeturas sucesivas. Relación con los lenguajes superiores. La dinastía CISC y el uso de microcódigo: desde la serie IBM 360/70 hasta la VAX 11/780. Correlato en microprocesadores: familias IAPX y MC68x00. Ventajas y limitaciones de este enfoque a la luz de la experiencia. Cambio de diseño: procesadores RISC. Los procesadores y los sistemas operativos. Modos usuario y supervisor. Maquinas virtuales: JVM, Inferno/Limbo, CAM. Ventajas y limitaciones.
4. Organización de la memoria. Las memorias de acceso aleatorio. Unidades de direccionamiento y restricciones de acceso. Espacios de direccionamiento. Problemas encontrados: fragmentación, intercambios con el disco y reasignaciones. Soluciones: overlays, segmentación, paginación y sistemas híbridos. Tipos corrientes de paginaciones: tablas de cero, uno, dos y tres niveles. Contextos usados en la familia SPARC. Memoria virtual. Procesamiento distribuido. Distintas organizaciones de la memoria. Caches. Ley de Amdahl. Buenas y malas interpretaciones de esta ley.
5. Ejemplo de una familia de procesadores, Intel IAPX86, IAPX286 y IAPX386. Desarrollo de la familia y sus limitaciones. Segmentación en el 8086, en el 286 y en el 386. Paginación. Compatibilidad con modelos anteriores: ventajas y limitaciones. Modos para compatibilidad: real, protegido y virtual. Modos de direccionamiento. Registros de uso restringido. Pares de segmentación: semántica en el 8086 y en el 286. Descriptores de segmentos. Ventajas y limitaciones. Implementación de lenguajes superiores en esta familia. Convención par pasajes de argumentos y retornos de funciones. E/S por espacio separado. Interrupciones vectorizadas. Cambio de modos de funcionamiento. Ejemplo: atención de interrupciones en modo virtual en el 386. Paginación de tres niveles.
6. Procesadores RISC. Pipelines: etapas. Ventajas de pipelines sin interrupción. Restricciones derivadas. Instrucciones de más de un ciclo. Tratamiento típico de interrupciones. Reemplazo de productos y cocientes por operaciones mas baratas. Método del Campesino Ruso. Cociente con divisores constantes.
7. Ejemplo de una familia RISC, MIPS. Peculiaridades de los MIPS. Instrucciones virtuales. Direccionamientos. Catalogo de instrucciones del procesador. Implementación de lenguajes superiores en esta familia. Convención para pasajes de argumentos y retornos de funciones. Coprocesador 1 de punto flotante: registros e instrucciones. Coprocesador 0: registros para interrupciones, E/S mapeada en memoria y TLB; instrucciones. Limitaciones de algunas instrucciones y las interrupciones. Espacio virtual de direcciones y paginación. Caches I y D. Manejo de caches. Prefetch.
8. Procesadores multicore. Graphical Process Unit (GPU). Nociones de paralelización y concurrencia. Problemas asociados.

TRABAJOS PRÁCTICOS

a) Enumeración:

Régimen de promocionalidad por parciales y trabajos prácticos.

1. Repaso de C. Tipos de datos. Operadores de bits y lógicos. Complemento a 2. Arreglos y punteros. Punteros a funciones. Uso del preprocesador.
2. Sistemas de numeración. Producto y cociente mediante adiciones, restas y desplazamientos. Enteros de longitud arbitraria. Otros sistemas de numeración. Teorema Chino del Resto y aplicaciones.
3. Assembler de Intel i386. Registros. Modos de direccionamientos. Convención de llamada. Marco de activación. Registros caller y callee saves. Estado, setjump y longjump.
4. Punto flotante. Norma IEEE754. Flotantes, dobles y dobles largos. Números normalizados, + y – infinito y NaN. Suma y producto. Método de Kahan. Conversiones entre enteros y flotantes.
5. Assembler de MIPS (R3000/R6000). Registros y convenciones. Pseudoinstrucciones. Modos de direccionamiento. Pipeline. Delay slots de saltos y writes. Excepciones seguras. Coprocesador 1. Registros de punto flotante y operaciones. Coprocesador 0. Interrupciones. Gestión de memoria y TLB.

b) Guías de trabajos prácticos publicadas: (con su código de publicación)

--

BIBLIOGRAFÍA

a) Adecuada al programa. Ordenada por temas y con su codificación de biblioteca, incluidas las publicaciones de la Cátedra con su código de publicación.

Hennessy, John L., Patterson, David A.,
Arquitectura de Computadores. Un Enfoque Cuantitativo,
McGraw-Hill/Interamericana de Espagna, 1.993.

Andrew Tanenbaum,
Organización de Computadoras de computadoras: un enfoque estructurado
Prentice Hall, 2.000

Sweetman, Dominic,
See MIPS Run,
Morgan Kaufmann Publishers, 1.999.

Sweetman, Dominic,
See MIPS Run: Linux,
Morgan Kaufmann Publishers, 2.006.

Carter, Paul,
PC Assembly Tutorial,
www.drpaulcarter.com

b) Complementaria para profundización o extensión de temas.

Hendrix, James E.,
A Small C Compiler,
M & T Books, 1.998.